

#2 8/22/01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Gi Hong KIM et al.

GAU: TBA

SERIAL NO: TBA

EXAMINER: TBA

FILED: June 28, 2001

FOR: IN-PLANE SWITCHING LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF
MANUFACTURING THE SAME

J1036 U.S. PTO
09/892879
06/28/01

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-61934	October 20, 2000

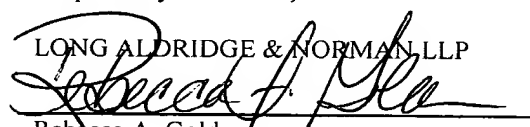
Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

Date: June 28, 2001

Sixth Floor
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298
80200.1

LONG ALDRIDGE & NORMAN LLP

Rebecca A. Goldman
Registration No. 41,786

J1036 U.S. PTO
09/892879
06/28/01

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

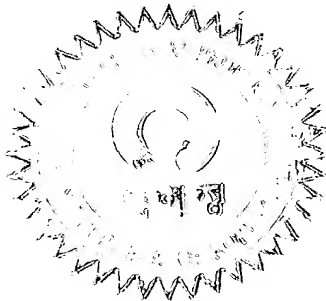
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 61934 호
Application Number

출원년월일 : 2000년 10월 20일
Date of Application

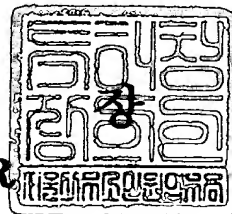
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)



2001 년 03 월 07 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2000.10.20
【국제특허분류】	G02F
【발명의 명칭】	횡전계방식 액정표시장치 및 그 제조방법
【발명의 영문명칭】	INPLAIN SWITCHING MODE LIQUID CRYSTAL DISPLAY DEVICE AN METHOD FOR MANUFACTURING THE SAME
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	1999-054732-1
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	1999-054731-4
【발명자】	
【성명의 국문표기】	김기홍
【성명의 영문표기】	KIM, Gi Hong
【주민등록번호】	750326-1120317
【우편번호】	431-082
【주소】	경기도 안양시 동안구 호계2동 930-43
【국적】	KR
【발명자】	
【성명의 국문표기】	이윤복
【성명의 영문표기】	LEE, Yun Bok
【주민등록번호】	670110-1047012
【우편번호】	121-080
【주소】	서울특별시 마포구 대흥동 43-8
【국적】	KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인
인 (인) 대리인
심창섭 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	3 면	3,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】		32,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 단위화소내 데이터전극과 공통전극의 광투과영역을 동일하게 함으로써 인가전압의 정부에 따른 휘도차를 개선하는 횡전계방식 액정표시장치 및 그 제조방법에 관한 것으로서, 본 발명의 횡전계방식 액정표시장치는 제 1 기판 및 제 2 기판과, 상기 제 1 기판상에 정의된 복수의 화소영역과, 상기 각 화소영역에 교번하여 형성되며 전압 인가에 따라 동일한 광 투과면적을 갖도록 패터닝된 데이터 전극 및 공통전극과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 본 발명의 횡전계방식 액정표시장치 제조방법은 제 1 기판과 제 2 기판을 준비하는 단계와, 상기 제 1 기판상에 복수의 게이트 배선과 데이터 배선을 형성하여 복수의 화소영역을 정의하는 단계와, 상기 각 화소영역에 서로 교번하여 형성되며 전압인가시 동일한 광 투과면적을 갖도록 복수의 데이터 전극과 공통전극을 형성하는 단계와, 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

【대표도】

도 4a

【색인어】

IPS, 잔상, 플리커

【명세서】

【발명의 명칭】

횡전계방식 액정표시장치 및 그 제조방법{INPLAIN SWICHING MODE LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR MANUFACTURING THE SAME}

【도면의 간단한 설명】

※ 도면에 대한 설명은 상세한 설명을 참고하여 다시 서술하세요.

도 1a는 종래 기술에 따른 횡전계방식 액정표시장치의 평면도.

도 1b는 도 1a의 절단면 A-A'를 나타낸 단면도.

도 1c는 도 1a의 절단면 B-B'를 나타낸 단면도.

도 2는 횡전계방식 액정표시장치의 ITO-ITO전극 구조를 나타낸 평면도.

도 3a는 데이터 전극에 DC 정(+)전압이 인가될 경우의 투과영역 및 차광영역을 나타낸 도면.

도 3b는 데이터 전극에 DC 부(-)전압이 인가될 경우의 투과영역 및 차광영역을 나타낸 도면.

도 4a는 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 4b는 본 발명의 제 2 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 4c는 본 발명의 제 3 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 5는 본 발명의 제 1 내지 제 4 실시예에서의 디스플레이 상의 화면을 나타낸 도면.

도 6a는 본 발명의 제 5 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 6b는 본 발명의 제 6 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 6c는 본 발명의 제 7 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도.

도 7은 본 발명의 제 5 내지 제 7 실시예에서의 디스플레이 상의 화면을 나타낸 도면.

*도면의 주요 부분에 대한 부호설명

213 : 공통전극

214 : 데이터 전극

215a, 215b : 차광층

325 : 절연층

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 액정표시소자(LCD ; Liquid Crystal Display Device)에 관한 것으로, 특히 인가 전압의 정부에 관계없이 일정한 휘도를 나타내는 횡전계방식 액정표시소자의 제조방법에 관한 것이다.

<20> 현재 주로 사용되고 있는 액정표시소자 중 하나로 트위스트 네마틱(TN : twisted nematic) 방식의 액정표시소자를 들 수 있다. 상기 트위스트 네마틱 방식은 두 기판에 각각 전극을 설치하고 액정 방향자가 90°트위스트 되도록 배열한 다음 전극에 전압을 가하여 액정 방향자를 구동하는 방식이다.

<21> 그러나, 상기 TN방식(twisted nematic mode) 액정표시소자는 시야각이 좁다는 큰 단점이 있다.

<22> 그래서, 최근에 상기 협소한 시야각 문제를 해결하기 위하여 여러 가지 새로운 방

식을 채용한 액정표시소자에 대한 연구가 활발하게 진행되고 있는데, 상기 방식으로 횡전계방식(IPS:in-plane switching mode) 또는 OCB방식(optically compensated birefringence mode) 등이 있다.

<23> 이 가운데 상기 횡전계방식 액정표시소자는 액정 분자를 기판에 대해서 수평을 유지한 상태로 회전시키기 위하여 2개의 전극을 동일한 기판 상에 형성하고, 상기 2개의 전극 사이에 전압을 인가하여 기판에 대해서 수평방향으로 전계를 발생시킨다. 즉, 액정 분자의 장축이 기판에 대하여 일어서지 않게 된다.

<24> 이 때문에, 시각방향에 대한 액정의 복굴절의 변화가 작아 종래의 TN방식 액정표시소자에 비해 시야각 특성이 월등하게 우수하다.

<25> 이하, 첨부된 도면을 참조하여 종래 기술의 횡전계방식 액정표시소자의 구조를 설명하면 다음과 같다.

<26> 도 1a는 종래 기술에 따른 평면구동방식 액정표시소자의 평면도이고, 도 1b는 도 1a의 절단면 A-A'를 나타낸 단면도이고, 도 1c는 도 1a의 절단면 B-B'를 나타낸 단면도이다.

<27> 일반적인 횡전계방식 액정표시소자는 도 1a에서와 같이, 제 1 기판 위에 배열되어 화소영역을 정의하는 데이터배선(10) 및 게이트배선(11)과, 상기한 게이트배선(11)과 평행하게 화소내에 배열된 공통배선(12)과, 상기한 게이트배선(11)과 데이터배선(10)의 교차점에 배치된 박막트랜지스터와, 상기한 화소내에 데이터배선(10)과 평행하게 배열된 데이터전극(14) 및 공통전극(13)으로 구성된다.

<28> 도 1b를 참고로 좀 더 상세히 살펴보면, 종래 기술에 따른 횡전계방식 액정표시소

자는 제 1 기판(18)과 제 2 기판(19)을 대향 합착하여 상기 두 기판 사이에 액정층(30)을 주입하여 형성하는데, 먼저, 상기 제 1 기판(18) 상에 금속을 증착하여 복수개의 게이트 배선과, 상기 게이트 배선에서 분기되어 박막트랜지스터 위치에 형성된 게이트전극(9)을 패터닝한다.

<29> 다음, 상기 게이트 전극(9)을 포함한 전면에 게이트 절연막(20)을 형성하고, 상기 게이트 절연막(20) 상부에 상기 게이트 배선과 매트릭스 구조를 이루도록 데이터 배선(10)을 형성한다.

<30> 이 때, 상기 데이터배선(10) 형성시, 박막트랜지스터의 소스/드레인 전극(16/17)을 동시에 형성하며, 상기 소스/드레인 전극(16/17) 아래에는 액티브층을 이루는 반도체층(15)이 형성되어 있다.

<31> 이후, 상기 드레인 전극(17)과 전기적으로 연결되며 상기 데이터 배선(10)에 평행하도록 데이터전극(14)을 형성하고, 상기 데이터전극(14) 상에서 상기 게이트 배선에 평행하도록 공통배선을 형성한다.

<32> 이후, 공통전극(13)을 형성하는데, 상기 공통전극(13)은 데이터전극(14)과 동일 평면상에 형성하거나 또는 절연막을 사이에 두고 서로 다른 평면상에 형성한다.

<33> 이 때, 상기 데이터전극(14) 및 공통전극(13)은 빛이 잘 투과되는 투명도전막인 ITO(Indium Tin Oxide)로 형성되며 이 때 액정표시소자를 ITO-ITO전극 횡전계방식 액정 표시소자라 부르기도 한다.

<34> 상기 ITO-ITO전극 구조는 도 2에서와 같다.

<35> 한편, 상기 제 2 기판(19) 상에는 빛의 누설을 방지하는 블랙 매트릭스(21)을 형성

하고, 상기 블랙 매트릭스(21) 사이사이에 R, G 및 B의 칼라필터 패턴으로 이루어진 칼라필터층(22)을 형성한다.

<36> 이 때, 상기 블랙 매트릭스(21)는 단위화소 내에 형성된 복수개의 공통전극들 중 가장 바깥쪽에 위치하는 공통전극의 상부에까지 형성시켜서 빛을 차광한다.

<37> 그리고 상기 컬러필터층 상부에 컬러필터층(22)을 보호하는 오버코트층(23)을 형성한다.

<38> 그런데, 이와 같이 구성된 ITO-ITO 횡전계방식 액정표시소자는 DC전압을 인가할 경우 인가전압의 정(+), 부(-)에 따라 빛이 투과되는 전극이 달라진다.

<39> 즉, 데이터전극에 DC(Direct Current) 정(+) 전압이 인가되면 도 3a에서와 같이 공통전극(13)에서 빛이 투과되고, 데이터전극에 DC 부(-) 전압 인가되면 도 3b에서와 같이 데이터전극(14)에서 빛이 투과된다.

<40> 참고적으로, 도 3a는 데이터 전극에 DC 정(+)전압이 인가될 경우의 투과영역 및 차광영역을 도시한 것이고, 도 3b는 데이터 전극에 DC 부(-)전압이 인가될 경우의 투과영역 및 차광영역을 도시한 것이다.

【발명이 이루고자 하는 기술적 과제】

<41> 그러나, 상기와 같은 종래의 횡전계방식 액정표시소자는 다음과 같은 문제점이 있다.

<42> 단위화소내 가장 바깥쪽에 위치한 공통전극과 액정간의 이상 현상에 의한 화질 저하를 개선시킬 목적으로 상기 가장 바깥쪽에 위치한 공통전극을 대향기판의 블랙매트릭스층으로 차광할 경우, 단위화소내 데이터전극과 공통전극의 투과면적이 서로 달라지게

되어 인가전압의 정(+), 부(-)에 따라 휘도차가 발생하게 되고, 이러한 휘도차에 의해 플리커(flicker) 및 잔상이 발생하여 디스플레이 소자로서의 신뢰성을 저하된다.

<43> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로 전압 인가시, 데이터전극과 공통전극간의 빛의 투과면적이 동일해지도록 함으로써 화질을 개선시킬 수 있는 횡전계방식 액정표시소자 및 그의 제조방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<44> 상기와 같은 목적을 달성하기 위한 본 발명의 횡전계방식 액정표시소자는 제 1 기판 및 제 2 기판과, 상기 제 1 기판상에 정의된 복수의 화소영역과, 상기 각 화소영역에 교번하여 형성되며 전압 인가에 따라 동일한 광 투과면적을 갖도록 패터닝된 데이터 전극 및 공통전극과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 본 발명의 횡전계방식 액정표시장치 제조방법은 제 1 기판과 제 2 기판을 준비하는 단계와, 상기 제 1 기판상에 복수의 게이트 배선과 데이터 배선을 형성하여 복수의 화소영역을 정의하는 단계와, 상기 각 화소영역에 서로 교번하여 형성되며 전압인가시 동일한 광 투과면적을 갖도록 복수의 데이터 전극과 공통전극을 형성하는 단계와, 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

<45> 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 횡전계방식 액정표시장치 및 그 제조방법을 상세히 설명하면 다음과 같다.

<46> 도 4a는 본 발명의 제 1 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도로써, 도면에는 도시되지 않았지만, 제 1 기판 상에 금속을 증착하여 게이트 배선과, 상기

게이트 배선에서 분기되는 박막트랜지스터의 게이트전극을 패터닝한다.

<47> 다음, 상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하고, 상기 게이트 절연막 상부에 상기 게이트 배선과 매트릭스 배열 구조를 이루어 단위화소 영역을 구분 짓도록 데이터 배선을 형성한다.

<48> 이 때, 상기 데이터 배선과 동시에 박막트랜지스터 위치에 소스/드레인 전극을 형성한다. 한편, 상기 소스/드레인 전극 아래에 액티브층을 이루는 반도체층이 형성되어 있다.

<49> 이어서, 도 4a에 도시한 바와 같이, 상기 데이터 배선 형성시, 이후 형성될 공통전극(213) 중 단위화소내의 가장 바깥쪽에 위치 할 공통전극의 하부에 차광층(215b)을 형성하고, 상기 단위화소내의 공통전극과 데이터전극의 광투과 영역이 동일하도록 단위화소 내의 데이터전극 중 어느 하나의 데이터전극의 하부에 또다른 차광층(215a)을 형성한다.

<50> 상기 데이터 배선은 구리(Cu), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti) 등의 빛을 차단하는 금속으로 형성하므로 공통전극의 하부 및 데이터전극의 하부에 형성되는 차광층들(215a, 215b)을 형성하기 위한 별도의 추가공정은 필요하지 않다.

<51> 여기서, 상기에서와 같이 단위화소내의 가장 바깥쪽에 위치하는 공통전극을 차광하는 이유는 전압인가시 단위화소내의 양 끝쪽에서의 전계가 액정에 끼칠 영향이 불분명하기 때문인데, 상기와 같이 차광층을 형성하는 방법 이외에, 가장 바깥쪽에 위치하는 공통전극을 ITO가 아닌 빛을 차광할 수 있는 금속으로 형성하거나 제 2 기판의 블랙 매트릭스를 가장 바깥쪽에 위치하는 공통전극의 영역까지 연장하는 방법이 있다.

- <52> 이후, 상기 드레인 전극과 전기적으로 연결되며 상기 데이터 배선에 평행하도록 복수개의 데이터전극(214)을 형성하고, 상기 데이터전극(214)과 데이터전극 사이에 상응하는 위치에 복수개의 공통전극(213)을 형성한다.
- <53> 이때, 상기 공통전극은 도 4b에서와 같이, 데이터 전극의 하부에 형성할 수도 있으며, 도 4c에서와 같이, 데이터 전극과 동일 평면상에 형성할 수도 있다. 참고적으로, 도 4b는 본 발명의 제 2 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도이고, 도 4c는 본 발명의 제 3 실시예에 따른 요부 단면도이다.
- <54> 한편, 제 2 기판 상에는 빛의 누설을 방지하는 블랙 매트릭스를 형성하고, 상기 블랙 매트릭스 사이사이에 칼라필터층을 형성한다.
- <55> 마지막으로, 상기 제 1 기판과 제 2 기판을 대향 합착하고, 상기 두 기판 사이에 액정을 주입하여 횡전계방식 액정표시장치를 완성한다.
- <56> 여기서, 상기 데이터전극(214) 및 공통전극(213)은 빛이 잘 투과되는 투명도전막인 ITO(Indium Tin Oxide)로 형성한다.
- <57> 이와 같은 본 발명의 횡전계방식 액정표시장치는 단위화소내 가장 바깥쪽에 위치하는 공통전극을 차광하더라도 데이터 전극을 통해 투과되는 광 투과면적과 공통전극을 통해 투과되는 광 투과면적이 동일하므로 DC전압을 인가할 경우 인가전압의 정(+), 부(-)에 따른 휘도차 발생을 방지한다.
- <58> 한편, 본 발명의 제 4 실시예로서, 상기 단위 화소내 가장 바깥쪽에 위치한 공통전극을 투명도전막이 아닌 광을 차단할 수 있는 차광금속으로 형성하는 것이 가능하며, 차광금속으로 형성할 경우, 별도의 차광막을 형성한다거나 블랙 매트릭스를 연장할 필요가

없다.

<59> 이와 같이, 본 발명의 제 1 실시예 내지 제 4 실시예는 단위 화소내 가장 바깥쪽에 위치하는 공통전극을 차광할 경우에 발생하는 공통전극과 데이터 전극의 광 투과면적의 차이를 보상하기 위해 상기 데이터 전극 중 적어도 어느 하나의 전극을 차광하여 단위 화소내에서 공통전극과 데이터 전극의 광 투과면적을 동일하게 한다(도 5 참조).

<60> 한편, 도 6a는 본 발명의 제 5 실시예에 따른 횡전계방식 액정표시장치의 요부 단면도이고, 도 6b는 본 발명의 제 6 실시예에 따른 요부 단면도이며, 도 6c는 본 발명의 제 7 실시예에 따른 요부 단면도로서, 상기 도 6a 내지 6c는 공통전극 중 적어도 어느 하나의 폭을 데이터 전극의 폭에 비해 넓게 패터닝 하였다.

<61> 즉, 본 발명의 제 1 내지 제 4 실시예는 단위 화소내 공통전극과 데이터 전극의 광 투과면적을 동일하게 하기 위해 데이터 전극중 어느 하나를 차광하였으나, 본 발명의 제 5 실시예 내지 제 7 실시예에서는 공통전극과 데이터 전극의 광 투과면적이 동일해지도록 적어도 어느 하나의 공통전극을 다른 데이터 전극에 비해 더 넓은 폭으로 형성하였다.

<62> 이를 보다 상세하게 설명하면 다음과 같다.

<63> 도면에는 도시되지 않았지만, 제 1 기판 상에 금속을 증착하여 게이트 배선과, 상기 게이트 배선에서 분기되는 박막트랜지스터의 게이트전극을 패터닝한다.

<64> 다음, 상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하고, 상기 게이트 절연막 상부에 상기 게이트 배선과 매트릭스 배열 구조를 이루어 단위화소 영역을 구분 짓도록 데이터 배선을 형성한다.

- <65> 이 때, 상기 데이터 배선과 동시에 박막트랜지스터 위치에 소스/드레인 전극을 형성한다.
- <66> 이어서, 도 6a에서와 같이 상기 데이터 배선 형성시, 이후 형성될 공통전극(313) 중 단위화소내의 가장 바깥쪽에 위치 할 공통전극의 하부에 상기 데이터 배선과 동일 물질로 차광층(315b)을 형성한 후, 상기 드레인 전극과 전기적으로 연결되며 상기 데이터 배선에 평행하도록 복수개의 데이터전극(314)을 형성하고, 상기 데이터전극(314)과 데이터전극 사이에 상응하는 위치에 복수개의 공통전극(313)을 형성하는데, 상기 복수개의 공통전극 중 적어도 어느 하나는 인접하는 데이터 전극의 폭에 비해 더 넓은 폭을 갖도록 형성한다.
- <67> 예를 들어 상기 공통전극과 데이터전극의 폭이 같고 데이터전극의 수가 공통전극의 수에 비해 하나 더 많다면, 공통전극 중 어느 하나의 공통전극의 폭을 2배로 형성함으로써, 공통전극과 데이터 전극의 광 투과면적을 동일하게 한다.
- <68> 이때, 도 6b에서와 같이, 공통전극(313a,313b)을 포함한 전면에 절연막(325)을 형성하고, 상기 절연막(325)상에 데이터 전극(314)를 형성할 수도 있고, 도 6c에서와 같이, 공통전극(313a,313b)과 데이터 전극(314)를 동일 평면상에 형성할 수도 있다.
- <69> 한편, 도면에는 도시하지 않았지만, 제 2 기판 상에는 빛의 누설을 방지하는 블랙 매트릭스를 형성하고, 상기 블랙 매트릭스 사이사이에 칼라필터층을 형성한다.
- <70> 이후 마지막으로, 상기 제 1 기판과 제 2 기판을 대향 합착하고, 상기 두 기판 사이에 액정을 주입하여 횡전계방식 액정표시소자를 완성한다.
- <71> 여기서, 상기 데이터전극(314) 및 공통전극(313)은 ITO(Indium Tin Oxide)이며, 상

기 도 6a 및 도 6c에 도시된 공통전극 중 가장 바깥쪽에 위치한 공통전극만을 빛을 차단할 수 있는 차광금속으로 형성하는 것이 가능하다.

<72> 이와 같이, 본 발명의 제 5 내지 제 7 실시예에서는 공통전극과 데이터 전극의 광 투과면적을 동일하게 하기 위해 공통전극의 폭을 데이터 전극의 폭에 비해 더 넓게 패터닝 하였다(도 7 참조).

<73> 상기 공통전극의 폭을 더 넓게 패터닝 하는 이유는 단위 화소내에 형성된 복수개의 공통전극들 중 가장 바깥쪽에 위치한 공통전극을 차광함에 따라 차광되지 않는 공통전극의 면적이 데이터 전극의 면적에 비해 더 작기 때문에 상기 데이터 전극의 면적과 동일하게 해 주기 위함이다.

【발명의 효과】

<74> 상기와 같은 본 발명의 횡전계방식 액정표시소자의 제조방법은 다음과 같은 효과가 있다.

<75> 첫째, 단위화소내 데이터전극과 공통전극의 광 투과영역을 동일하게 함으로서 DC전압을 인가할 경우 인가전압의 정부에 따른 휘도차를 없게 하여 휘도 차에 따른 플리커 및 잔상 문제를 개선한다.

<76> 둘째, 소정의 공통전극 및 데이터전극의 차광공정을 데이터 배선 형성공정과 동시에 하므로 공정을 간략화할 수 있고 그에 따른 공정시간을 최소화할 수 있다.

【특허청구범위】**【청구항 1】**

제 1 기판 및 제 2 기판;

상기 제 1 기판상에 정의된 복수의 화소영역;

상기 각 화소영역에 교번하여 형성되며 전압 인가에 따라 동일한 광 투과면적을 갖도록 패터닝된 데이터 전극 및 공통전극;

상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 2】

제 1 항에 있어서, 상기 복수의 데이터 전극 중 적어도 어느 하나의 데이터 전극 하부에 차광층이 더 구비되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 3】

제 1 항에 있어서, 상기 데이터 전극과 공통전극은 서로 다른 평면상에 형성되는 것을 포함함을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 4】

제 1 항에 있어서, 상기 데이터 전극과 공통전극은 동일 평면상에 형성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 5】

제 1 항에 있어서, 상기 복수의 공통전극 중 가장 바깥쪽에 형성된 공통전극으로

빛의 투과를 차단하기 위한 또다른 차광층이 더 구비되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 6】

제 5 항에 있어서, 상기 차광층은 상기 공통전극의 하부 또는 상부에 형성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 7】

제 6 항에 있어서, 상기 공통전극의 상부에 형성된 차광층은 상기 제 2 기판상에 형성되는 블랙 매트릭스와 일체형으로 구성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 8】

제 1 항에 있어서, 상기 공통전극 중 적어도 어느 하나는 상기 데이터 전극에 비해 더 큰 폭을 갖는 것을 포함함을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 9】

제 3 항에 있어서, 상기 복수의 데이터 전극을 포함한 전면에 절연막이 형성되고, 상기 데이터 전극과 데이터 전극 사이에 상응하는 상기 절연막상에 공통전극이 형성되는 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 10】

제 3 항에 있어서, 상기 복수의 공통전극을 포함한 전면에 절연막이 형성되고, 상기 공통전극과 공통전극 사이에 상응하는 상기 절연막상에 데이터 전극이 형성되는 것을 포함함을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 11】

제 1 항에 있어서, 상기 데이터 전극 및 공통전극은 스트라이프 타입 또는 지그재그 타입인 것을 특징으로 하는 횡전계방식 액정표시장치.

【청구항 12】

제 1 기판과 제 2 기판을 준비하는 단계;

상기 제 1 기판상에 복수의 게이트 배선과 데이터 배선을 형성하여 복수의 화소영역을 정의하는 단계;

상기 각 화소영역에 서로 교번하여 형성되며 전압인가시 동일한 광 투과면적을 갖도록 복수의 데이터 전극과 공통전극을 형성하는 단계;

상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 13】

제 12 항에 있어서, 상기 복수의 데이터 전극과 공통전극을 형성하는 단계는,

상기 게이트 배선을 포함한 전면에 절연막을 형성하는 단계와,

상기 절연막상에 데이터배선을 형성함과 동시에 서로 일정 간격을 갖는 차광층을 형성하는 단계와,

상기 차광층을 포함한 전면에 제 1 보호막을 형성한 후 상기 차광층 사이에 상응하는 제 1 보호막상에 복수의 데이터 전극을 형성하는 단계와,

상기 데이터 전극을 포함한 전면에 제 2 보호막을 형성하는 단계와,

상기 데이터 전극과 데이터 전극 사이에 상응하는 상기 제 2 보호막상에 공통전극

을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 14】

제 12 항에 있어서, 상기 복수의 데이터 전극과 공통전극을 형성하는 단계는,
상기 게이트배선을 포함한 전면에 절연막을 형성하는 단계와,
상기 절연막상에 데이터배선을 형성함과 동시에 서로 일정 간격을 갖는 차광층을 형성하는 단계와,
상기 차광층을 포함한 전면에 제 1 보호막을 형성한 후 상기 제 1 보호막의 상부에 복수의 공통전극을 형성하는 단계와,
상기 공통전극을 포함한 전면에 제 2 보호막을 형성한 후 상기 공통전극과 공통전극 사이에 상응하는 상기 제 2 보호막상에 데이터 전극을 형성하는 단계로 이루어지는 것을 포함함을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 15】

제 12 항에 있어서, 상기 복수의 데이터 전극과 공통전극을 형성하는 단계는,
상기 게이트배선을 포함한 전면에 절연막을 형성하는 단계와,
상기 절연막상에 데이터 배선을 형성함과 동시에 서로 일정간격을 갖는 차광층을 형성하는 단계와,
상기 차광층을 포함한 전면에 제 1 보호막을 형성하는 단계와,
상기 제 1 보호막상에 서로 교번하도록 공통전극과 데이터 전극을 형성하는 단계로 이루어지는 것을 포함함을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 16】

제 13 또는 제 14 항에 있어서, 상기 복수의 공통전극 중 가장 바깥쪽에 위치한 공통전극은 상기 차광층과 수직선상에 일치되도록 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 17】

제 13 항 또는 제 14 항에 있어서, 상기 데이터 전극 중 적어도 어느 하나의 전극 하부에 광 차단을 위한 또다른 차광층을 형성하는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 18】

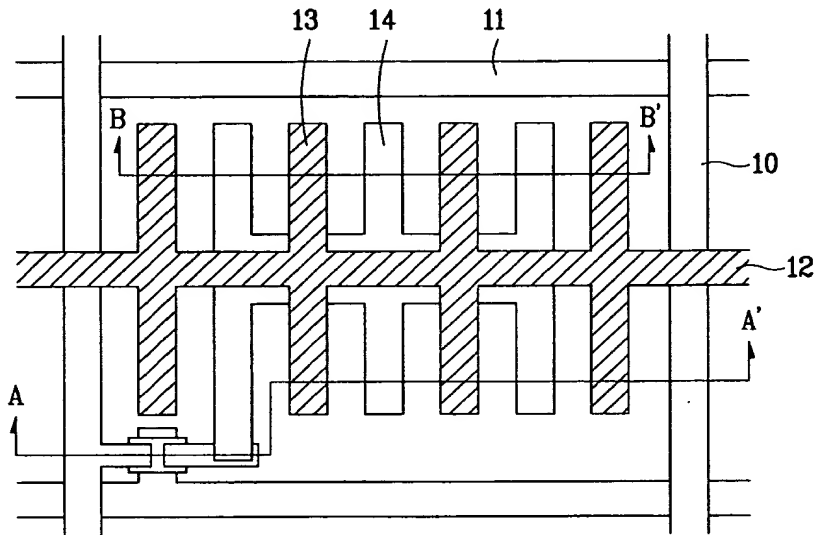
제 13 또는 제 14 항에 있어서, 상기 차광층은 상기 데이터배선과 동일물질로 형성하는 것을 특징으로 하는 횡전계방식 액정표시장치 제조방법.

【청구항 19】

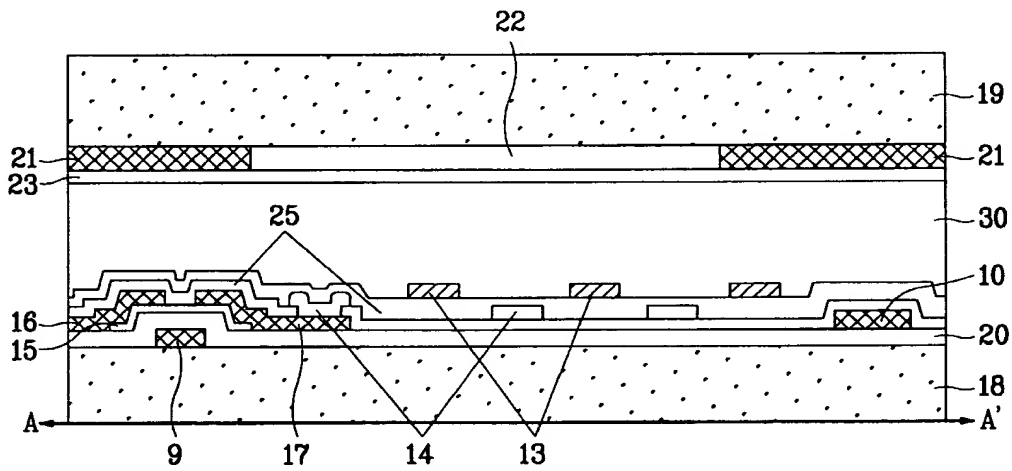
제 12 항에 있어서, 상기 복수의 공통전극 중 적어도 어느 하나는 상기 데이터 전극에 비해 더 큰 폭으로 형성하는 것을 포함함을 특징으로 하는 액정표시장치 제조방법.

【도면】

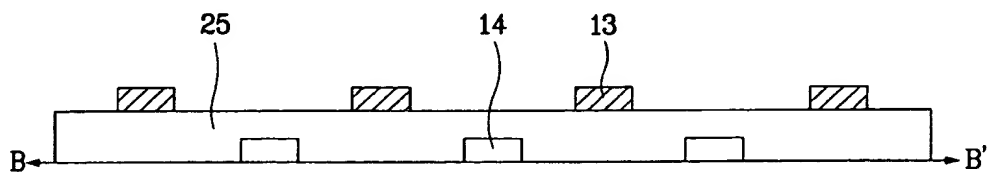
【도 1a】



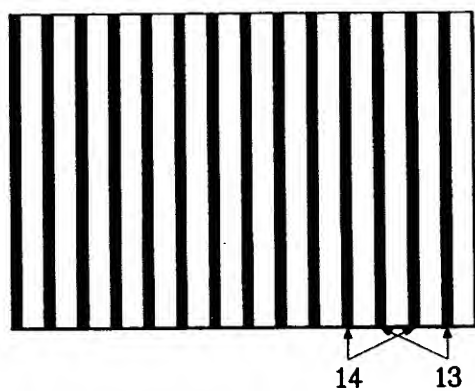
【도 1b】



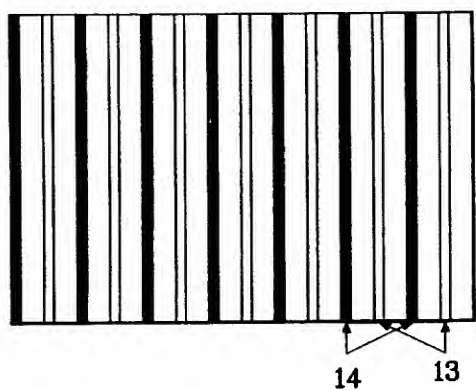
【도 1c】



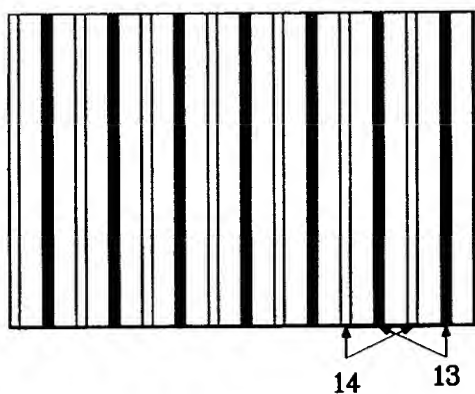
【도 2】



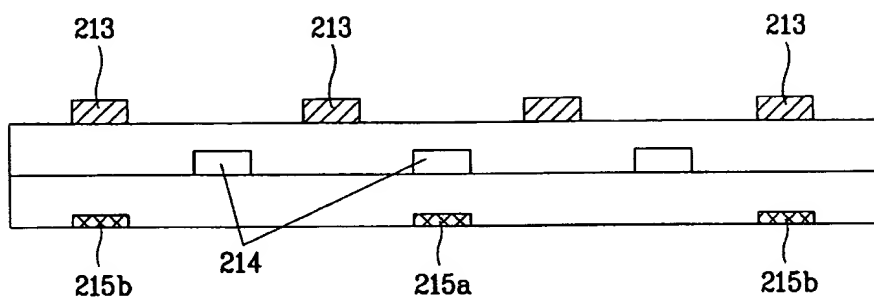
【도 3a】



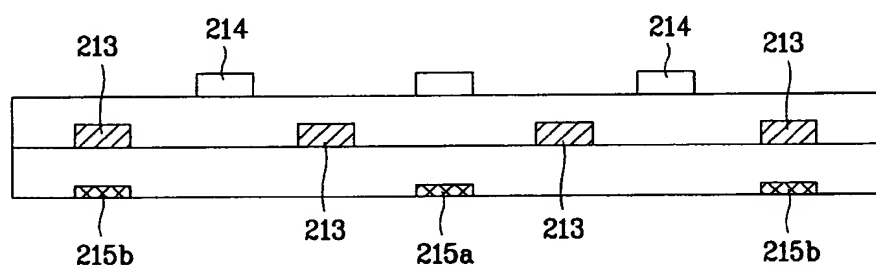
【도 3b】



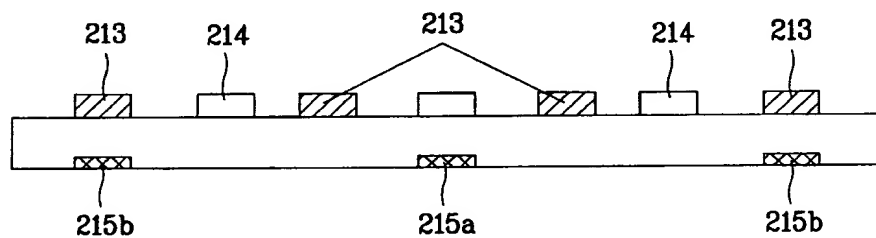
【도 4a】



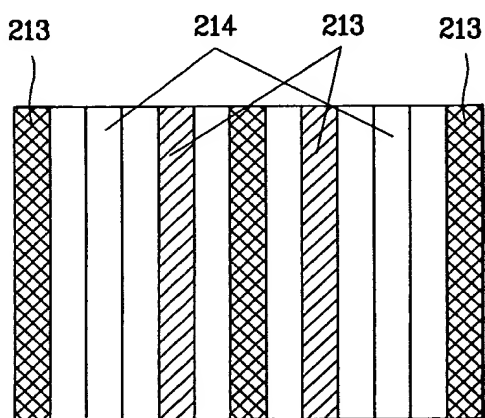
【도 4b】



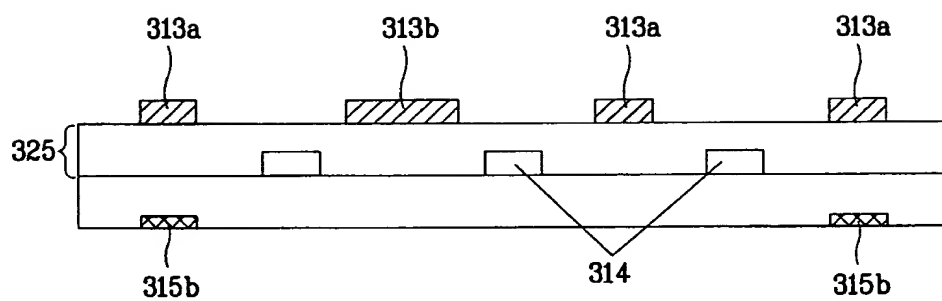
【도 4c】



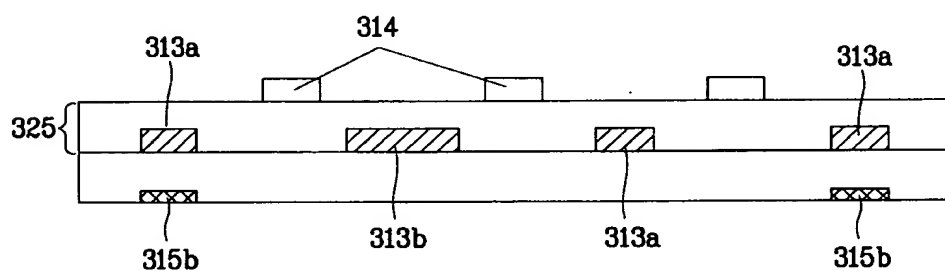
【도 5】



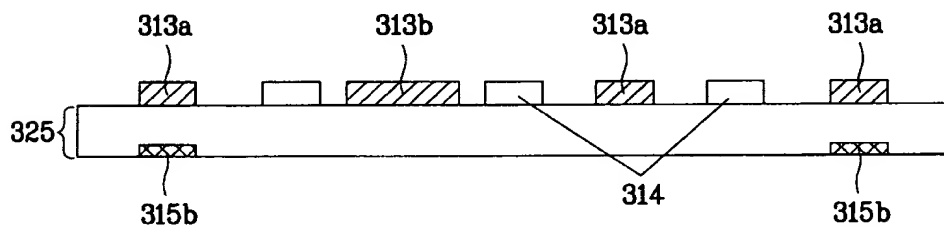
【도 6a】



【도 6b】



【도 6c】



【도 7】

